## (12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum Internationales Büro





(43) Internationales Veröffentlichungsdatum 31. Oktober 2002 (31.10.2002)

PCT

(10) Internationale Veröffentlichungsnummer

WO 02/086903 A2

(75) Erfinder/Anmelder (nur für US): OBERGRUSS-

BERGER, Franz-Xaver [DE/DE]; Hochstrasse 16, 84568 Pleiskirchen (DE). BAENISCH, Andreas [DE/DE]; An-

nette-Kolb-Anger 13, 81737 München (DE). ZIMMER-

MANN, Ellen [DE/DE]; Kaltenbrunnerstrasse 7, 85653

(51) Internationale Patentklassifikation7:

G11C 7/16 (72) Erfinder; und

(21) Internationales Aktenzeichen:

PCT/DE02/01504

(22) Internationales Anmeldedatum:

24. April 2002 (24.04.2002)

(25) Einreichungssprache:

Deutsch

(26) Veröffentlichungssprache:

Dentsch

(30) Angaben zur Priorität:

101 20 054.4

24. April 2001 (24.04.2001) DE

(81) Bestimmungsstaaten (national): CN, JP, KR, US.

strasse 55, 80339 München (DE).

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-Martin-Strasse 53, 81669 München (DE).

Veröffentlicht:

Aying (DE).

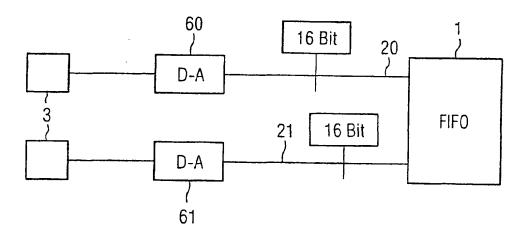
ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

(74) Anwalt: EPPING, HERMANN & FISCHER; Ridler-

[Fortsetzung auf der nächsten Seite]

(54) Title: SEMICONDUCTOR MEMORY ELEMENT

(54) Bezeichnung: HALBLEITERSPEICHERBAUELEMENT



(57) Abstract: According to the invention, a plurality of digital-analogue converters (60, 61) and analogue-digital converters are positioned in the data lines (20, 21) between the connection contacts (3) and the memory cells (1), in such a way that the reading, writing and control of the memory takes place by analogue data transfers instead of the previous digital signatures. It is therefore possible to read, by means of a single connection contact, the same quantity of data, which would usually necessitate several connection contact surfaces (pads). Respective contact surfaces for the analogue line address and the analogue column address are sufficient for addressing the memory cells, said addresses being converted into digital addresses using analogue-digital conveners.

[Fortsetzung auf der nächsten Seite]

